



KARTA OPISU PRZEDMIOTU - SYLABUS

Nazwa przedmiotu

Układy rekonfigurowalne i programowalne [S2Teleinf2-ZTM>UR]

Przedmiot

Kierunek studiów
Teleinformatyka

Rok/Semestr
1/2

Studia w zakresie (specjalność)
Zaawansowane techniki multimedialne

Profil studiów
ogólnoakademicki

Poziom studiów
drugiego stopnia

Język oferowanego przedmiotu
polski

Forma studiów
stacjonarne

Wymagalność
obligatoryjny

Liczba godzin

Wykład	Laboratorium	Inne
14	24	14
Ćwiczenia	Projekty/seminaria	
0	0	

Liczba punktów ECTS

3,00

Koordynatorzy

dr hab. inż. Olgierd Stankiewicz prof. PP
olgierd.stankiewicz@put.poznan.pl

Wykładowcy

Wymagania wstępne

Posiada wiedzę w zakresie programowania w językach C/C++/ Python. Posiada wiedzę w zakresie programowania w językach HDL (Verilog / VHDL). Potrafi pozyskiwać informacje z literatury i baz danych oraz innych źródeł w języku polskim lub angielskim. Zna ograniczenia własnej wiedzy i umiejętności, rozumie konieczność dalszego dokształcania się. Potrafi realizować projekty zespołowe.

Cel przedmiotu

Poznanie zasad działania układów programowalnych układów cyfrowych. Połączenie procesora oraz układu FPGA (SoC - System on Chip). Poznanie grup układów, ich budowy wewnętrznej i cech funkcjonalnych. Poznanie etapów tworzenia oprogramowania na układ SoC, projektowania części programowalnej, konfigurowania części procesorowej.

Przedmiotowe efekty uczenia się

Wiedza:

K2_W07 Ma podstawową wiedzę o trendach rozwojowych w zakresie układów SoC.

Zna zasadę działania układu SoC, rozumie zasady komunikacji pomiędzy częścią procesorową i programowalną.

K2_W10 Posiada dogłębną i kompleksową znajomość mechanizmów obecnych w cyklu rozwojowym systemów teleinformatycznych, zarówno w odniesieniu do komponentów sprzętowych, jak i oprogramowania.

K2_W11 Zna zaawansowane metody, techniki i narzędzia stosowane przy rozwiązywaniu złożonych zadań inżynierskich i prowadzeniu prac badawczych w wybranym obszarze teleinformatyki

Umiejętności:

K2_U13 Jest w stanie organizować i realizować badania, w tym eksperymenty i symulacje komputerowe, analizować otrzymane wyniki i wyciągać z nich wnioski, a także formułować oraz testować założenia związane z złożonymi zagadnieniami technicznymi i prostymi problemami badawczymi.

Posiada wiedzę wystarczającą do projektowania wyspecjalizowanych platform realizowanych na układach SoC.

K2_U08 - Umie rozdzielać zadania na część procesorową i programowalną

K2_U16 Jest w stanie analizować użyteczność i potencjał implementacji najnowszych innowacji (technik i rozwiązań) oraz nowych produktów w dziedzinie teleinformatyki.

Umie budować aplikację na układy SoC.

Kompetencje społeczne:

Jest otwarty na możliwości ciągłego dokształcania się i rozumie konieczność podnoszenia kompetencji zawodowych. K2_K01

Ma podstawową wiedzę niezbędną do rozumienia pozatechnicznych uwarunkowań działalności inżynierskiej; zna podstawowe zasady bezpieczeństwa i higieny pracy.

Metody weryfikacji efektów uczenia się i kryteria oceny

Efekty uczenia się przedstawione wyżej weryfikowane są w następujący sposób:

Wykład: egzaminy pisemny.

Egzamin pisemny składa się z 6-10 pytań. Oczekiwana jest odpowiedź opisowa, punktowana ułamekowo od 0 do 1 punktu. Próg zaliczeniowy: 50% punktów.

Zagadnienia zaliczeniowe, na podstawie których opracowywane są pytania zostaną przesłane studentom drogą mailową z wykorzystaniem systemu uczelnianej poczty elektronicznej.

Laboratorium: Projekt laboratoryjny realizowany indywidualnie lub w małych grupach.

Treści programowe

Budowa układów SoC.

Przegląd wielkości układów u różnych producentów, podstawowych różnic pomiędzy rodzinami układów SoC, ciekawszych zastosowań układów.

Etapy przygotowanie oprogramowania na układ SoC:

- tworzenie części programowalnej (FPGA)
- tworzenie programu na części procesorową,
- przygotowanie systemu operacyjnego.

Zapoznanie z etapami przygotowania własnego modułu w części programowalnej i obsługa go w części procesorowej.

Tematyka zajęć

Budowa układów SoC.

Przegląd wielkości układów u różnych producentów, podstawowych różnic pomiędzy rodzinami układów SoC, ciekawszych zastosowań układów.

Etapy przygotowanie oprogramowania na układ SoC:

- tworzenie części programowalnej (FPGA)
- tworzenie programu na części procesorową,
- przygotowanie systemu operacyjnego.

Zapoznanie z etapami przygotowania własnego modułu w części programowalnej i obsługa go w części procesorowej.

Metody dydaktyczne

Wykład: prezentacja multimedialna z przykładami prezentowanymi na tablicy.

Laboratoria: praca na komputerach z przygotowanym oprogramowaniem. Wykorzystanie układów SoC. Przykłady zilustrowane na ekranie/tablicy..

Literatura

Podstawowa:

Skahill K., VHDL for Programmable Logic / Język VHDL , WNT, SBN-13: 978-0201895735, ISBN-10: 0201895730.

Giovanni De Micheli, Synthesis and Optimization of Digital Circuits / Synteza i optymalizacja układów cyfrowych , WNT, ISBN-13: 978-0070163331 ISBN-10: 0070163332.

Uzupełniająca:

Łuba T., Rawski M., Tomaszewicz P., Zbierzchowski B., Synteza układów cyfrowych, Wydawnictwa Komunikacji i Łączności, Warszawa 2003.

Hajduk Z., Wprowadzenie do języka Verilog, BTC, Warszawa 2009.

Kamionka-Mikuła H., Małysiak H., Pochopień B., Synteza i analiza układów cyfrowych, WKŁ.Zbysiński P., Pasierbiński J.: Układy programowalne pierwsze kroki, Wydawnictwo BTC, Warszawa 2004,

Łuba T.. : Synteza układów logicznych. Oficyna Wyd. PW, Warszawa, 2005.

Bilans nakładu pracy przeciętnego studenta

	Godzin	ECTS
Łączny nakład pracy	78	3,00
Zajęcia wymagające bezpośredniego kontaktu z nauczycielem	38	1,50
Praca własna studenta (studia literaturowe, przygotowanie do zajęć laboratoryjnych/ćwiczeń, przygotowanie do kolokwium/egzaminu, wykonanie projektu)	40	1,50